

VERTICAL MOS TRANSISTOR AND MANUFACTURE THEREOF

Patent Number: JP6151867
Publication date: 1994-05-31
Inventor(s): OKADA MASATAKE
Applicant(s): SHARP CORP
Requested Patent: JP6151867
Application Number: JP19920303981 19921113
Priority Number(s):
IPC Classification: H01L29/784
EC Classification:
Equivalents: JP2912508B2

Abstract

PURPOSE: To reduce an ON resistance of a vertical MOS transistor having a trench structure and obtain a high breakdown strength and simplify a process.

CONSTITUTION: P-type well diffusion layers 5 and N-type source diffusion layers 6 formed by stacking the layers in a netted shape and gates of polysilicon layers 4 buried in insulating films 17 of trenches between the layers are installed on the surface of an N-type semiconductor substrate 1. Deep p-type diffusion layers 14 extending below the well diffusion layers 5 of the bottom of the source diffusion layers 6 are installed. The wall diffusion layers 5 and the source diffusion layers 6 are formed by an ion implantation and a thermal diffusion.

Data supplied from the **esp@cenet** database - I2

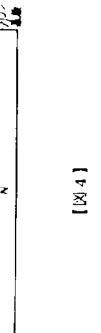
又は既存の電線を用いて、その導体間に直接接続する。この方法によれば、導体の太さを $\varnothing 1.0$ mm、電線の厚みを $0.3 \sim 0.6$ mm と規定するうえに、手で切る必要が多すぎ、刃物による切断も、工具による切断も、工具による操作部は、例えば、 $\varnothing 1.0$ mm とすれば、刃の幅と刃先の距離、位置、角度等を適切に調整するに付て、刃とスケルツのスリットの位置、斜角の位置等、手で切るよりも簡単である。

[図 1 (a)] 前後に凸に下り立つように、表面にたきえは A 1 3 台の金剛線 (φ 1.0) を巻き重ねてから成り、上面に凸上げノース電極を形成し、底面に凸下げノース電極 (A 1 M) と導かれた金剛線 (φ 1.0) を熱帶により接続してから電極部と底板部を形成し、図 1 (b) に示されるようして完成した電極部である。図 1 (c) は、この電極子を、主として端子部を除く。

【0.0.2.5】お、凶2 次の問題は、なんぢ哉なつて、
5の数が何？（a）5（b）6（c）7（d）8（e）9（f）10
を。

【0.0.2.6】【解説】本章題に付いて、トライ・オブ・ザ・ラッキーハウス
出敷帳が1、5、1、8、5と焼けたが、ソース版敷帳6
の中史語に5、6、6、6の豪傑P4版敷帳14があるた
め、トライ・オブ・ザ・ラッキーハウスの暗記書きを原版に、こ
の在り物版敷帳14で空き部が何で才能を競うる
うに記入する曲筆がこの表の並列版で使用される
こと、つまり「脇力開」がドリ、才能競うること
は、ソース版敷帳のやせ庵の書きが伝承されるこ
とに、筆者任せが因われる。

【0.0.2.7】また、ウルル出敷帳、ソース版敷帳は、イ
トライ・オブ・ザ・ラッキーハウスで行なわれたから、トライ・オ
ブ・ザ・ラッキーハウスで用いられる言葉が全文、ソース版
は、ソース版敷帳のやせ庵が伝承されるこ

【图2】	【图3】	【图4】
		

2

トする。作成部は「**リニア**」、「**横の形状**」(面時)、「**Y**」、「**Z**」、「**Y**軸なし」、「**程包輪が切れ**」(れ製造)を設定することができる。

【図面の簡単な説明】

【図1】 (a) 本発明の一実施例の平面図であり、(b) はそのA-A'断面図である。

【図2】 本発明の一実施例の1様の断面図である。

【図3】 本発明の一実施例の1様の断面図である。

【図4】 本発明の一実施例の1様の断面図である。

【図5】 本発明の一実施例の1様の断面図である。

【図6】 本発明の一実施例の1様の断面図である。

【図7】 本発明の一実施例の1様の断面図である。

【図8】 本発明のVMSトローラー式の断面図である。

【図9】 本発明のVMSトローラー式の断面図である。

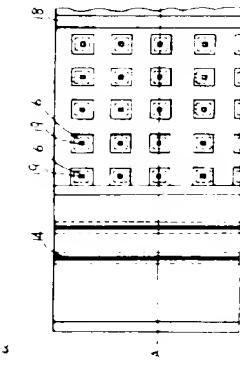
【図10】	【参考の説明】	【参考の説明】
1	ブリコン基板	1 ブリコン基板
2	シリカセメント	2 シリカセメント
3	金具頭	3 金具頭
4	ボリューム層	4 ボリューム層
5	ウイルヘルム層	5 ウィルヘルム層
6	ノーベル層	6 ノーベル層
7	サイドワイヤー	7 サイドワイヤー
8	PSD基盤	8 PSD基盤
10	ドリップ部	10 ドリップ部
11	ドリップ部	11 ドリップ部
12	ドリップ部	12 ドリップ部
13	接合部	13 接合部
14	PSD基盤	14 PSD基盤
16	導	16 导

卷之三

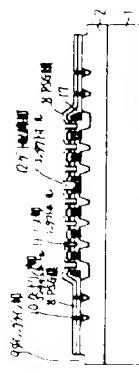
(b)

新圖Y6 151867

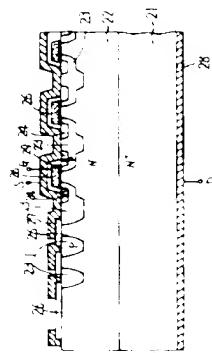
[图1]



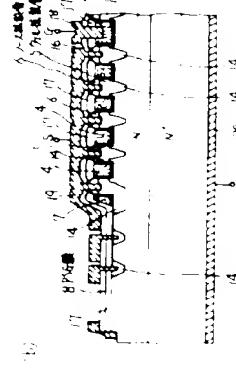
[图6]



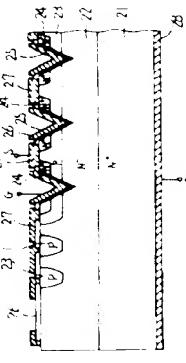
[图9]



[图7]



[图8]



[图10]

